

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-021902

(43)Date of publication of application : 24.01.1995

(51)Int.Cl. H01J 1/30  
 H01J 9/02  
 H01J 29/46  
 H01S 3/06

(21)Application number : 04-105084

(71)Applicant : NEC CORP

(22)Date of filing : 24.04.1992

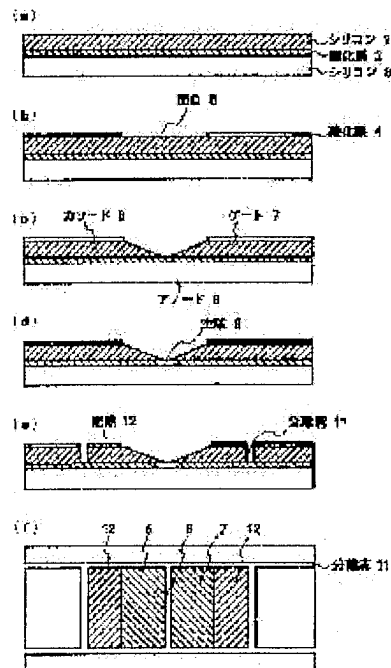
(72)Inventor : YAMADA KEIZO

## (54) MICRO-VACUUM ELEMENT AND MANUFACTURE THEREOF

## (57)Abstract:

PURPOSE: To form a tapered edged on the cathode of a micro-vacuum element with good reproducibility and uniformity.

CONSTITUTION: An SOI substrate is used as a starting substrate, and a (100) silicon single crystalline layer 1 on the substrate is etched by an anisotropic etching liquid such as hydrazine so as to form an edge tapered hole having a (111) surface reaching an oxide film 2. An insulated film in the hole is etched and a vacancy 9 is formed. The etching can be carried out with extremely good reproducibility and uniformity. The silicon 1 is etched again thereafter and is divided into a cathode 6 and a gate 7, while the substrate 3 is used as an anode 8, and a micro-vacuum element is thus provided. When a phosphor is accumulated in the vacancy 9, an emission element is provided. when reflection mirrors of different transmission factors are arranged so that an emission region is sandwiched thereby to form a resonator, laser oscillation is made possible.



## LEGAL STATUS

[Date of request for examination] 27.12.1996

[Date of sending the examiner's decision of rejection] 10.10.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3245948

[Date of registration] 02.11.2001

[Number of appeal against examiner's decision of rejection] 2000-016972

[Date of requesting appeal against examiner's] 25.10.2000

decision of rejection]

[Date of extinction of right]

02.11.2004

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3245948号

(P3245948)

(45)発行日 平成14年1月15日(2002.1.15)

(24)登録日 平成13年11月2日(2001.11.2)

(51)Int.Cl.<sup>7</sup>

識別記号

F I

H 0 1 J 1/304  
1/62  
5/16  
9/02  
29/04

H 0 1 J 1/62  
5/16  
9/02  
29/04  
29/18

B

A

請求項の数5(全6頁) 最終頁に続く

(21)出願番号

特願平4-105084

(22)出願日

平成4年4月24日(1992.4.24)

(65)公開番号

特開平7-21902

(43)公開日

平成7年1月24日(1995.1.24)

審査請求日

平成8年12月27日(1996.12.27)

前置審査

(73)特許権者

000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者

山田 恵三

東京都港区芝五丁目7番1号日本電気株式会社社内

(74)代理人

100082935

弁理士 京本 直樹 (外2名)

審査官

波多江 進

(56)参考文献

特開 平5-190078 (J P, A)

特開 平3-252025 (J P, A)

特開 平3-225725 (J P, A)

特開 平4-22038 (J P, A)

特開 平3-276543 (J P, A)

特開 平5-159696 (J P, A)

最終頁に続く

(54)【発明の名称】 微小真空素子およびその製造方法

1

(57)【特許請求の範囲】

【請求項1】 ゲート、カソード及びアノードを有する微小真空素子であって、前記カソードと前記ゲートとは支持基板上に形成された絶縁膜上に配され、前記カソードと前記ゲートとはテーパー形状を有し、前記カソードと前記ゲートとの前記テーパー形状の端部はスリット状の間隙を介して互いに略平行に対向し、前記絶縁膜は前記間隙部で対向する前記カソードと前記ゲートとの端部に対向する部分に、前記支持基板に達する空洞を有し、前記空洞部に蛍光体が形成され、前記蛍光体に接してアノードが形成されたことを特徴とする微小真空素子。

【請求項2】 支持基板上に絶縁膜を介して形成されたシリコン単結晶膜を異方性エッチングで前記絶縁膜までエッチングすることで前記シリコン単結晶膜をテーパー形状にエッチングし前記テーパー形状の端部ではスリット

2

状の間隙を有し互いに略平行に対向するカソードとゲートとを形成する工程と、前記スリット状の間隙から前記絶縁膜を前記支持基板までエッチングする工程とを有することを特徴とする微小真空素子の製造方法。

【請求項3】 前記アノード及び前記支持基板が透明であることを特徴とする請求項1記載の微小真空素子。

【請求項4】 ゲート、カソード及びアノードを有する微小真空素子であって、前記カソードとゲートとは絶縁膜上でスリット状の間隙を介して互いに略平行に対向して形成され、その対向する端部は前記スリット状の間隙部に向かいテーパー形状を有し、少なくとも前記カソード上に形成された極薄の絶縁膜上の前記カソードの端部近傍に形成された蛍光体と前記蛍光体に接続され、前記カソード及び前記ゲートとは絶縁された前記アノードを有することを特徴とする微小真空素子。

【請求項5】 透過率の異なる反射鏡によって前記蛍光体を前記支持基板の平面と平行に挟むように配置して共振器を構成した請求項3または請求項4に記載の微小真空素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は微小真空素子とその製造方法に関するものである。

【0002】

【従来の技術】 従来の真空管に代わって半導体の微細加工技術を利用した微小真空素子が開発されている。この真空素子は冷陰極を利用するところが従来の真空管と著しく異なる点である。従来の真空管では電子を放出させるためにフィラメントを加熱して電子を熱的に励起状態にして電子が真空中に放出し易いようにしていた。冷陰極を用いたものはその様なフィラメントを持たず、電極の形状を工夫することで高い電界をその周りに生じさせ、電子を真空中に放出するようにしている。実際には、先端が鋭利なピラミッド形状を作ることで冷陰極を構成している。先端の鋭利さがデバイスの特性に重要であるが、大凡数百オングストローム以内の曲率半径が必要であると言われている。この方式の電極の製造方法は大きく分けて2つの方法が知られている。1つはアメリカのSRI (Stanford Research Institute) のスピント (Spindt) らによって開発された方法 (J. Appl. Phys 39, p 3504, 1968) で、絶縁体基板の上に回転斜め蒸着法を用いてアルミニウムの犠牲層とそのひさしを作り、モリブデンの様な高融点金属を上から堆積して先端形状の鋭い構造を得るものである。もう1つはアメリカ

のNRL (Naval Res. Lab.) のグレイ (gray) らによるもので、シリコンの異方性エッチングを利用して先端形状の鋭い構造を作るもの (IEDM Tech. Dig. p776, 1986) である。図7にシリコンを利用して先端鋭利な形状を作るグレイ等のプロセスを示す。(1) 先ず単結晶シリコン基板72を用意する。次にその表面に窒化膜71をCVDにより成長させる。(2) 先端鋭利な形状を残す部分の窒化膜を残してその他の領域の窒化膜71を取り除く。(3) ヒトラジン・エチレンジアミレ等の異方性エッチング液を利用してエッチングを行う。適当なところでエッチング液から引き上げると先端鋭利なピラミッドが得られる。グレイらはこの様にしてできたピラミッドを利用している。(4) 更に先端を鋭利にするために、熱酸化して酸化膜74を成長させて余分なシリコンを酸化膜に変化させ先端をより細くする。(5) 次にゲートとなる電極を設けるために、先ずCVD酸化膜76を必要厚み積んだ後、モリブデン等の金属を蒸着する。最後にメサ上部の窒化膜をエッチングして取り除き、同時に不要なモリブデンも取り除くいわゆるリフトオフを行いデバ

イスを得る。

【0003】

【発明が解決しようとする課題】 シリコンの微細加工技術を利用した微小真空素子製造技術に於いて、先端形状の鋭い構造を均一に得ることは非常に困難であり、複雑なプロセスノウハウを必要とする問題があった。又、ゲートとエミッタの位置を正確にかつ自由に変更できない問題があった。

【0004】

【課題を解決するための手段】 本発明の微小真空素子は、少なくとも表面が絶縁体である支持基板の上にテーパエッジ形状の半導体カソードが形成され、しかもエッジ近傍の前記絶縁体が除かれていることを特徴とする。テーパエッジ形状の半導体カソードと近接させてゲートを形成してもよい。

【0005】 その製造方法は、出発基板としてSOI (Semiconductor on Insulator) 基板を用い、基板上の単結晶半導体層を異方性エッチングして絶縁膜まで達するテーパエッジ形状の孔を形成し、この孔の中の絶縁膜をエッチングすることを特徴とする。

【0006】 本発明の発光素子は、上述の素子の構造を有し、エッジ近傍の絶縁体が除かれた空間に蛍光体が堆積され、支持基板と蛍光体の間にアノードが設けられたことを特徴とする。光を取り出すために支持基板およびアノードを透明にしてもよい。また、この空間に蛍光体を堆積する代わりに、透明基板に透明電極を介して蛍光体を形成するかあるいは透明基板に蛍光体を形成しその上に薄いアノードを形成したものが、蛍光体のカソードのエッジに対向するように前記支持基板に接着されていてもよい。

【0007】 また、カソード上に薄い絶縁膜を設け、エッジ近傍に蛍光体を設け、蛍光体とこの薄い絶縁膜上にアノードを設けた構造でもよい。またアノードを蛍光体の上に形成する代わりに、カソードからの電子が透過できる程度にアノードを薄くし蛍光体をこの薄いアノードの上に形成した構造でもよい。

【0008】 また、透過率の異なる反射鏡を発光領域を挟むように配置して共振器を構成すればレーザ発振が可能となる。

【0009】

【作用】 従来から知られているように、単結晶シリコン基板では結晶面方位を適当に選ぶ (通常は(100)面方位の基板を用いる) と、アルカリ溶液等の異方性エッチングを利用することで、傾きのついた面を容易に作ることができる。その傾いた面は正確に(111)面を反映しているためエッチングの量を決定すれば得られるテーパ形状を正確に決定できる。つまりエッチングによって形成される構造体の形状が一定になっている。エッチングによって形成されるテーパエッジは原子オーダー

で制御され先端まで鋭利である。時間でエッチング量を規定することもできるが、必要厚みが薄いので自動的にエッチング量が決定されることが望ましい。そこで、基板にSOI (Semiconductor on Insulator) 基板を用いてエッチングされる基板の厚みを1ミクロン程度に限定し、面方位が(100)基板などのエッチング形状が鋭角になる基板を利用する。数ミクロンの大きさを有するエッチング孔を設けると、自動的にエミッタとゲートの間隔を1ミクロン程度にすることができ、しかも両者とも先端鋭利な形状にすることができる。基板厚みを薄くすればゲートとエミッタの間隔を更に狭くすることができる。この方法では、従来から利用されている異方性エッチングの手法に比べ、エッチングに時間のパラメータが入ってこないため非常に安定した構造が得られる。

【0010】また、良く知られているように真空中に放出されたエネルギーの高い状態にある電子を蛍光体に衝突させることによって特定のエネルギーを有した光を発生できる。更に、その光を適当な共振器に導くことでレーザー光を発生できる。本発明は半導体の微細加工技術を利用して発光素子を形成したもの、および共振器と蛍光発光部を1つのチップの中に治めたものである。本発明の構成をとると共振波長に同一もしくは非常に近い共振周波数を持つ共振器を作ることができ、効率の良いレーザーが作れる。通常の半導体レーザーがガリウム砒素系の材料を必要とするのに対してこのデバイスではシリコンで十分なため、SiLSIと材料のコンパチビリティがよく、簡単に光集積回路を作れる。

#### 【0011】

【実施例】図1に本発明の第1の実施例の構造工程図を示した。先ず基板を用意する。この基板には(100)面方位のシリコン1の厚みが1ミクロン程度、酸化膜2厚み1ミクロン程度、支持基板であるシリコン3が500ミクロン程度のSOI基板を利用する((a)図)。次に表面に酸化膜4を成長させる。この酸化膜の一部分を取り除き開口5を設ける((b)図)。次にヒドラジン等のエッチング液を利用して異方性エッチングを行う((c)図)。V溝に掘られた各々の領域はカソード6、ゲート7として働く。また支持基板はアノードとして働く。次に、SOIを形成している酸化膜2をエッチングにより開口された孔の上より取り除き空隙9を設ける。カソード6とゲート7は電気的に分離している必要があるため、最初のエッチングの際に両者を分離するか最後に分離溝11を掘って分離する。ゲート7およびカソード6に給電するためにアルミ配線12などで配線を行う((e)図)。この平面図が(f)図である。シリコン基板3をアノードとして利用してもよいし、他の場所に設けてもよい。次に述べる発光素子の場合には、蛍光体に接続されている導電性膜がアノードとして機能する。

【0012】図2は本発明の第2の実施例を示している。この例では、図1の空隙9に酸化亜鉛などの蛍光体10が埋め込まれているのが特徴である。先ほど開口したカソード、ゲートおよびアノードによって形成されている領域に蛍光体を設けている。こうようにすることによって、カソードから放出された電子は蛍光体に当り蛍光を発生する。この場合にはシリコン基板3がアノードである。

【0013】図3に第3の実施例を示す。この実施例では、第1の製造方法で作った素子に蛍光体43を形成したガラス基板(透明基板41)を接着する点に特徴がある。接着すべきガラス基板には予め導電性の透明薄膜をパターンニングした透明電極42のパターンが設けてあるものを利用する。電子はカソードから放出された後透明電極42に到達する間に加速され蛍光体に衝突し発光する。透明電極42が非常に薄く電子が透過できる場合蛍光体の前すなわち蛍光体よりカソードに近い側に配置してもよい。

【0014】図4には第4の実施例を示した。この例では支持基板として透明な材料を利用している事が特徴である。ガラスの様な透明基板33の上に、ITOなどの透明電極34を設ける。材料自体が透明でなくても光が透過する程度に薄くした導電性薄膜も透明電極とみなせる。その上にシリコン又はガラスなどの絶縁体から成るスペーサー35を介して図1で形成した構造物のうち配線12と酸化膜4がないものを接着しそのシリコン基板3を研磨して除去する。その後、配線12を形成する。第3の実施例と同じく透過電極34が薄ければ蛍光体10よりカソード側に配置してもよい。

【0015】図5は第5の実施例を示した。この実施例では、非常に薄い絶縁膜を利用することによって真空中に電子を放出すること無しに、電子を加速し、蛍光体に当てるものである。配線12aと12bの間のゲート、エミッタ、酸化膜2の上にゲートとカソードの間隔よりも遥かに薄い絶縁膜53を設け、ゲートとカソードの間の部分およびその近傍の絶縁膜53の上に蛍光体51を形成し、絶縁膜53上に非常に薄い金属膜をアノード52として設けている。ゲート電極によって引き出された電子は非常に薄い絶縁体の中でアノードとの間で加速され蛍光体51に衝突する。第3の実施例と同じくアノードを数十nmあるいはそれ以下と非常に薄くして電子が透過できるようにすれば蛍光体51をアノードの上に配置することができる。

【0016】図6は第6の実施例を示している。この実施例では、蛍光体の両端に共振器を構成するための鏡を配置していることに特徴がある。第2もしくは第3の構造の発光素子の両端に鏡を設ける。(a)の様に蛍光体63を薄くして発光体の裏側にアノードと共用して第1の反射鏡61を設け、シリコン基板3の表面にアルミ膜で第2の反射鏡62を設けて共振器を形成する。光は透

明基板 4 1 の側から基板垂直方向に取り出すので、第 1 の反射鏡 6 1 の透過率を第 2 の反射鏡 6 2 より透過率を高くしておく。また (b) のように発光素子の横方向（基板面内方向）に共振器を構成した場合には光は横方向に取り出される。この場合には基板を R I E など異方性エッチングして得られる分離溝 6 7 を鏡として利用する。透過率を変えるには分離溝の幅を変えればよい。

【0017】なお、前述の実施例ではゲート 7 はすべてカソード 6 と同じく先端鋭利なテーパエッジ形状であるが、これに限る必要はなく垂直な形状等でもよい。またゲートを設けておくとそれに印加する電圧を調整して出力を簡単に調整、変調できるが、ゲートがなくてもカソードに印加する電圧である程度の出力の調整、変調は可能である。ゲートを設けない場合、例えば図 2 のテーパエッジ形状のゲート 7 をカソード 6 と同電位にするつまりカソードとして用い蛍光体 1 0 に対して対称な形状のカソードとしてもよい。

【0018】

【発明の効果】本発明によれば単結晶シリコンの持つ自然の性質を利用するだけで先端鋭利な形状が再現良くできる。均一なテーパエッジが実現できるため電流量を多く取ることができる。また、ゲートがカソード同様に先端鋭利なため、カソードからゲートに流れようとする電流を制限可能で効率良いアノード電流が得られる。さらに、アノードの領域に蛍光体を配置することで発光素子として利用することができる。更には、内蔵した共振器によりレーザ発振を行うことも可能となる。蛍光体を適当に選ぶことにより、従来の半導体レーザでは発振不可能な領域のレーザ光線を発振できる。共振回路の周波数と発振周波数が同一もしくは非常に近いので発振させやすくしかも効率の高いレーザ発振が行える。ゲート電極に加える電圧によって出力を調節できる。

\*

\* 【図面の簡単な説明】

【図 1】本発明の第 1 の実施例を示した構造工程図である。

【図 2】本発明の第 2 の実施例を示した構造図である。

【図 3】本発明の第 3 の実施例を示した構造図である。

【図 4】本発明の第 4 の実施例を示した構造図である。

【図 5】本発明の第 5 の実施例を示した構造図である。

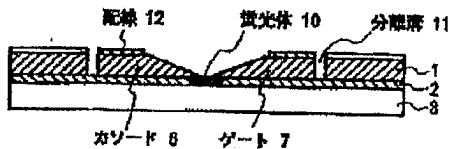
【図 6】本発明の第 6 の実施例を示した構造図である。

【図 7】従来の実施例を示した構造工程図である。

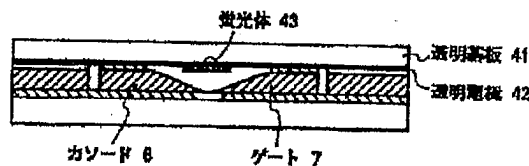
【符号の説明】

- 1、3 シリコン
- 2、4、7 4 酸化膜
- 5 開口
- 6 カソード
- 7 ゲート
- 8、5 2 アノード
- 9 空隙
- 10、4 3、6 3、6 6 蛍光体
- 11、6 7 分離溝
- 12、1 2 a、1 2 b 配線
- 3 5 スペース
- 3 4、4 2 透明電極
- 3 3、4 1 透明基板
- 5 3 絶縁膜
- 6 1、6 2、6 5 反射鏡
- 6 4 テーパーエッジ
- 7 1 窒化膜
- 7 2 シリコン基板
- 7 3 シリコンメサ構造
- 7 5 モリブデン
- 7 6 CVD酸化膜

【図 2】



【図 3】



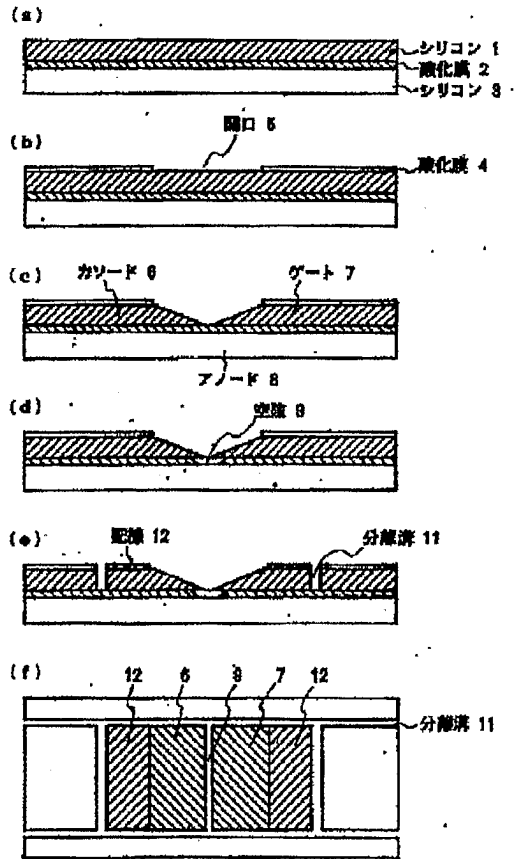
【図 4】



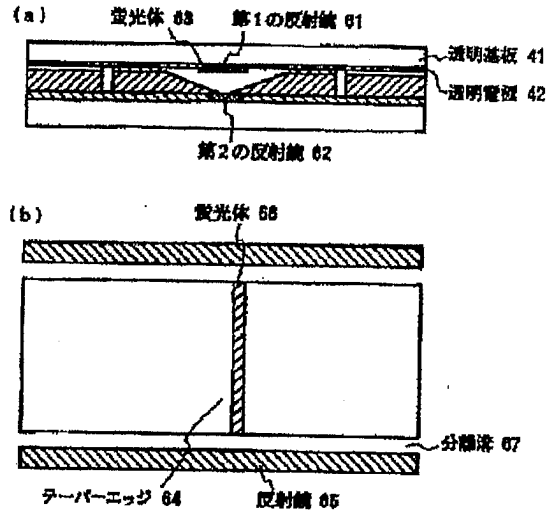
【図 5】



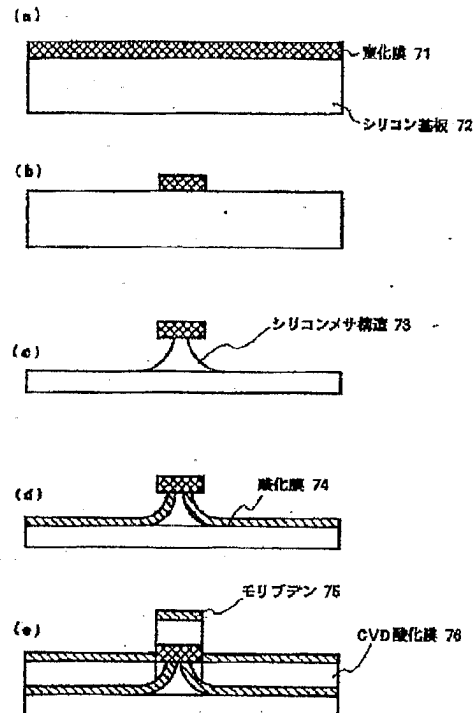
【図1】



【図6】



【図7】



フロントページの続き

(51)Int. Cl.<sup>7</sup>H 0 1 J 29/18  
29/89

識別記号

F I  
H 0 1 J 29/89  
31/12

C

(6)

特許 3 2 4 5 9 4 8

31/12  
H O 1 S 3/06

H O 1 S 3/06  
H O 1 J 1/30

Z  
F

(58)調査した分野(Int.Cl.<sup>7</sup>, D B 名)

H01J 1/304  
H01J 9/02  
H01J 21/10  
H01J 31/12